

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-045325

(43)Date of publication of application : 14.02.2003

(51)Int.Cl.

H01J 9/02

H01J 1/312

(21)Application number : 2001-225485

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 26.07.2001

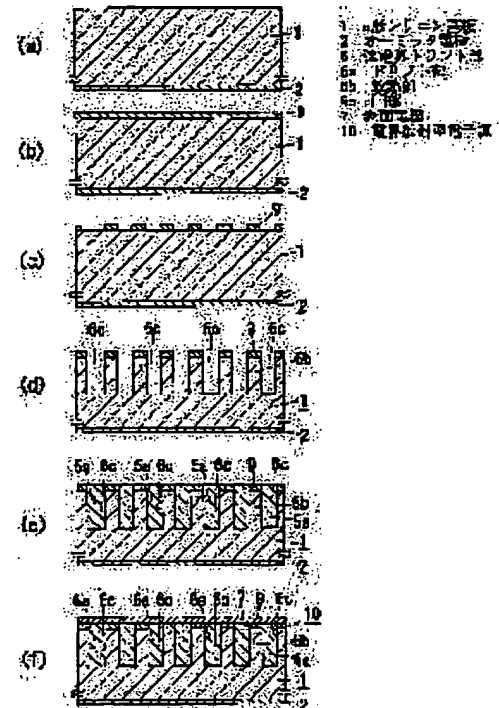
(72)Inventor : HATAI TAKASHI
KOMODA TAKUYA
AIZAWA KOICHI
HONDA YOSHIKI
WATABE YOSHIFUMI
KUNUGIBARA TSUTOMU
BABA TORU

(54) MANUFACTURING METHOD OF FIELD EMISSION TYPE ELECTRON SOURCE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a manufacturing method of a field emission type electron source which realizes easiness of manufacturing, high reliability and lower cost.

SOLUTION: A structure as shown in Fig. (d) is obtained by a process of forming recessed portions 6c with a mask material layer 9 on the main surface of an conductive n-type silicon substrate 1 as a mask. Then, a structure as shown in Fig. (e) is obtained by depositing using a PCVD method silicon microcrystals of nanometer-size microparticles on the recessed portions 6c. Portions 5a in Fig. (e) are layers of microcrystals of silicon microcrystals filling the recessed portions 6c. A plurality of drift sections 6a are formed by an insulation layer forming process which forms a silicon oxide film as an insulation film on the surface of the silicone microcrystals forming a layer of microcrystals. Then, a structure as shown in Fig. (f) is obtained by forming a surface electrode 7 on a strong electric field drift sections 6 composed of drift sections 6a and heat radiation sections 6b.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the

BEST AVAILABLE COPY

examiner's decision of rejection of application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-45325

(P2003-45325A)

(43) 公開日 平成15年2月14日 (2003.2.14)

(51) Int.Cl.	識別記号	F I	テーマード(参考)
H 0 1 J 9/02 1/312		H 0 1 J 9/02 1/30	M M

審査請求 未請求 請求項の数10 O L (全 15 頁)

(21) 出願番号 特願2001-225485(P2001-225485)

(22) 出願日 平成13年7月26日 (2001.7.26)

(71) 出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72) 発明者 嶋井 崇

大阪府門真市大字門真1048番地松下電工株式会社内

(72) 発明者 藤田 卓哉

大阪府門真市大字門真1048番地松下電工株式会社内

(74) 代理人 100087767

弁理士 西川 恵清 (外1名)

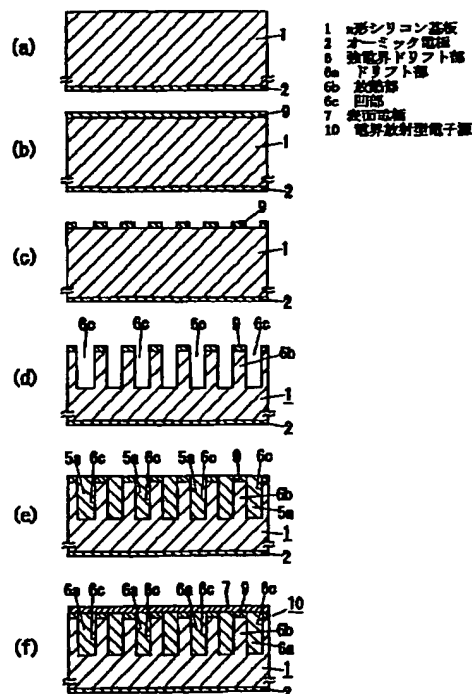
最終頁に続く

(54) 【発明の名称】 電界放射型電子源の製造方法

(57) 【要約】

【課題】製造が容易であり且つ信頼性が高く低コスト化が可能な電界放射型電子源の製造方法を提供する。

【解決手段】導電性基板であるn形シリコン基板1の主表面上のマスク材料層9をマスクとして凹部6cを形成する加工工程を行うことで図1(d)に示す構造を得る。次に、PCVD法によりナノメータサイズの微粒子であるシリコン微結晶を凹部6cに堆積させる堆積工程を行うことで図1(e)に示す構造を得る。図1(e)中の5aは凹部6cに充塞された多数のシリコン微結晶からなる微結晶層を示す。堆積工程の後には、微結晶層を構成しているシリコン微結晶の表面に絶縁膜としてのシリコン酸化膜を形成する絶縁膜形成工程を行うことで複数のドリフト部6aが形成され、続いて、ドリフト部6aと放熱部6bとからなる強電界ドリフト部6上へ表面電極7を形成することで図1(f)に示す構造を得る。



【特許請求の範囲】

【請求項1】 導電性基板と、導電性基板の一表面側に形成された強電界ドリフト部と、強電界ドリフト部上に形成された表面電極とを備え、強電界ドリフト部が、導電性基板の厚み方向に沿った凹部が形成され高熱伝導性を有する放熱部と、凹部に充実されたナノメータオーダの多数の微粒子および各微粒子それぞれの表面を覆う多数の絶縁膜を含むドリフト部とからなり、表面電極を導電性基板に対して正極として直流電圧を印加することにより導電性基板から注入された電子がドリフト部をドリフトし表面電極を通して放出される電界放射型電子源の製造方法であって、導電性基板の一表面側に凹部を形成する加工工程と、凹部に多数の微粒子を堆積させる堆積工程と、凹部に堆積された各微粒子それぞれの表面に絶縁膜を形成する絶縁膜形成工程とを備えることを特徴とする電界放射型電子源の製造方法。

【請求項2】 前記微粒子は、ナノクリスタルSi若しくはナノクリスタルSiCからなることを特徴とする請求項1記載の電界放射型電子源の製造方法。

【請求項3】 前記堆積工程は、プラズマCVD法、ECR-CVD法、クラスタービーム法から選択される方法により前記微粒子を堆積させることを特徴とする請求項1または請求項2記載の電界放射型電子源の製造方法。

【請求項4】 前記ドリフト部の厚さが $2\mu\text{m}$ を超えないことを特徴とする請求項1ないし請求項3のいずれかに記載の電界放射型電子源の製造方法。

【請求項5】 前記ドリフト部が第1のサイズの微粒子を含む第1微粒子層と第2のサイズの微粒子を含む第2微粒子層とが交互に積層された構造を有し、前記堆積工程は、第1微粒子層と第2微粒子層とを交互に形成することを特徴とする請求項1ないし請求項4のいずれかに記載の電界放射型電子源の製造方法。

【請求項6】 前記加工工程は、反応性イオンエッチング法、電子ビーム加工法、サンドブラスト加工法、スタンプ法から選択される方法により前記凹部を形成することを特徴とする請求項1ないし請求項5のいずれかに記載の電界放射型電子源の製造方法。

【請求項7】 前記導電性基板は、単結晶Si、多結晶Si、アモルファスSi、単結晶SiC、多結晶SiC、アモルファスSiCから選択されることを特徴とする請求項1ないし請求項6のいずれかに記載の電界放射型電子源の製造方法。

【請求項8】 前記絶縁膜が酸化膜であって、前記絶縁膜形成工程は、電解液中において電気化学的に酸化する工程であることを特徴とする請求項1ないし請求項7のいずれかに記載の電界放射型電子源の製造方法。

【請求項9】 導電性基板と、導電性基板の一表面側に形成された強電界ドリフト部と、強電界ドリフト部上に形成された表面電極とを備え、強電界ドリフト部が、導電性基板の厚み方向に沿った凹部が形成され高熱伝導性

を有する放熱部と、凹部に充実されたナノメータオーダの多数の微粒子および各微粒子それぞれの表面を覆う酸化膜若しくは窒化膜若しくは酸窒化膜よりなる絶縁膜を含むドリフト部とからなり、表面電極を導電性基板に対して正極として直流電圧を印加することにより導電性基板から注入された電子がドリフト部をドリフトし表面電極を通して放出される電界放射型電子源の製造方法であって、導電性基板の一表面側に凹部を形成する加工工程と、酸化種若しくは窒化種若しくは酸窒化種とを含む雰囲気中で前記微粒子を凹部に堆積させる堆積工程とを備えることを特徴とする電界放射型電子源の製造方法。

【請求項10】 前記強電界ドリフト部は、前記ドリフト部の表面とドリフト部周囲の表面とが同一面上に揃っていることを特徴とする請求項1ないし請求項9のいずれかに記載の電界放射型電子源の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電界放射により電子線を放射するようにした電界放射型電子源の製造方法に関するものである。

【0002】

【従来の技術】従来より、電界放射型電子源として、例えば米国特許3665241号などに開示されているいわゆるスピント (Spindt) 型電極と呼ばれるものがある。このスピント型電極は、微小な円錐状のエミッタチップを多数配置した基板と、エミッタチップの先端部を露出させる放射孔を有するとともにエミッタチップに対して絶縁された形で配置されたゲート層とを備え、真空中にてエミッタチップをゲート層に対して負極として高電圧を印加することにより、エミッタチップの先端から放射孔を通して電子線を放射するものである。

【0003】しかしながら、スピント型電極は、製造プロセスが複雑であるとともに、多数の円錐状のエミッタチップを精度良く構成することが難しく、例えば平面発光装置やディスプレイなどへ応用する場合に大面積化が難しいという問題があった。また、スピント型電極は、電界がエミッタチップの先端に集中するので、エミッタチップの先端の周りの真空度が低くて残留ガスが存在するような場合、放射された電子によって残留ガスがプラスイオンにイオン化され、プラスイオンがエミッタチップの先端に衝突するから、エミッタチップの先端がダメージ (例えば、イオン衝撃による損傷) を受け、放射される電子の電流密度や効率などが不安定になったり、エミッタチップの寿命が短くなってしまうという問題が生じる。したがって、スピント型電極では、この種の問題の発生を防ぐために、高真空 (約 10^{-5}Pa ~約 10^{-6}Pa) で使用する必要があり、コストが高くなるとともに、取扱いが面倒になるという不具合があった。

【0004】この種の不具合を改善するために、MIM

(Metal Insulator Metal)方式やMOS(Metal Oxide Semiconductor)型の電界放射型電子源が提案されている。前者は金属-絶縁膜-金属、後者は金属-酸化膜-半導体の積層構造を有する平面型の電界放射型電子源である。しかしながら、このタイプの電界放射型電子源において電子の放出効率を高めるためには(多くの電子を放射させるためには)、上記絶縁膜や上記酸化膜の膜厚を薄くする必要があるが、上記絶縁膜や上記酸化膜の膜厚を薄くしすぎると、上記積層構造の上下の電極間に電圧を印加した時に絶縁破壊を起こす恐れがあり、この

ような絶縁破壊を防止するためには上記絶縁膜や上記酸化膜の膜厚の薄膜化に制約があるので、電子の放出効率(引き出し効率)をあまり高くできないという不具合があった。

【0005】これらに対し、電子の放出効率を高めることができる電界放射型電子源として、近年では、例えば特開平8-250766号公報に開示されているように、シリコン基板などの単結晶の半導体基板を用い、その半導体基板の一表面を陽極酸化することにより多孔質半導体層(ポーラスシリコン層)を形成して、その多孔

質半導体層上に金属薄膜(導電性薄膜)よりなる表面電極を形成し、半導体基板と表面電極との間に電圧を印加して電子を放射させるように構成した電界放射型電子源(半導体冷電子放出素子)が提案されている。

【0006】しかしながら、上述の特開平8-250766号公報に記載の電界放射型電子源では、電子放出時にいわゆるポッピング現象が生じやすく、放出電子量にむらが起こりやすいので、平面発光装置やディスプレイ装置などに応用すると、発光むらができてしまうという不具合がある。

【0007】そこで、本願発明者らは、特願平10-272340号、特願平10-272342号において、導電性基板と金属薄膜(表面電極)との間に介在し導電性基板から注入された電子がドリフトする強電界ドリフト層を酸化した多孔質多結晶シリコン層により構成した電界放射型電子源を提案した。この電界放射型電子源10'は、例えば、図9に示すように、導電性基板たるn形シリコン基板1の主表面側に酸化した多孔質多結晶シリコン層よりなる強電界ドリフト層6"が形成され、強電界ドリフト層6"上に金属薄膜よりなる表面電極7が形成され、n形シリコン基板1の裏面にオーミック電極2が形成されている。なお、図9に示す例では、n形シリコン基板1と強電界ドリフト層6"との間にノンドープの多結晶シリコン層3を介在させてあるが、多結晶シリコン層3を介在させずにn形シリコン基板上に強電界ドリフト層6"を形成した構成も提案されている。

【0008】図9に示す構成の電界放射型電子源10'から電子を放出させるには、表面電極7に対向配置されたコレクタ電極21を設け、表面電極7とコレクタ電極21との間を真空とした状態で、表面電極7をn形シリ

コン基板1(オーミック電極2)に対して高電位側(正極)となるように表面電極7とn形シリコン基板1との間に直流電圧 V_{ps} を印加するとともに、コレクタ電極21が表面電極7に対して高電位側となるようにコレクタ電極21と表面電極7との間に直流電圧 V_c を印加する。各直流電圧 V_{ps} 、 V_c を適宜に設定すれば、n形シリコン基板1から注入された電子が強電界ドリフト層6"をドリフトし表面電極7を通して放出される(なお、図9中の一点鎖線は表面電極7を通して放出された電子 e^- の流れを示す)。表面電極7には仕事関数の小さな材料(例えば、金)が採用され、表面電極7の膜厚は10nm~15nm程度に設定されている。

【0009】上述の構成を有する電界放射型電子源10'では、表面電極7とオーミック電極2との間に流れる電流をダイオード電流 I_{ps} と呼び、コレクタ電極21と表面電極7との間に流れる電流をエミッション電流(放出電子電流) I_e と呼ぶことにすれば(図9参照)、ダイオード電流 I_{ps} に対するエミッション電流 I_e の比率($=I_e/I_{ps}$)が大きいほど電子放出効率が高くなる。なお、この電界放射型電子源10'では、表面電極7とオーミック電極2との間に印加する直流電圧 V_{ps} を10~20V程度の低電圧としても電子を放出させることができる。

【0010】この電界放射型電子源10'では、電子放出特性の真空度依存性が小さく且つ電子放出時にポッピング現象が発生せず安定して電子を高い電子放出効率で放出することができる。

【0011】上述の電界放射型電子源10'では、強電界ドリフト層6"が、導電性基板たるn形シリコン基板1上にノンドープの多結晶シリコン層を堆積させた後に、該多結晶シリコン層を陽極酸化処理にて多孔質化し、多孔質化された多結晶シリコン層(多孔質多結晶シリコン層)を急速加熱法によって例えば900℃の温度で酸化することにより形成されている。ここにおいて、陽極酸化処理に用いる電解液としては、フッ化水素水溶液とエタノールとを略1:1で混合した液を用いている。また、急速加熱法によって酸化する工程では、ランプアニール装置を用い、基板温度を乾燥酸素中で室温から900℃まで上昇させた後、基板温度を900℃で1時間維持することで酸化し、その後、基板温度を室温まで下降させている。

【0012】上述のようにして形成された強電界ドリフト層6"は、図10に示すように、少なくとも、柱状の多結晶シリコンのグレイン51と、グレイン51の表面に形成された薄いシリコン酸化膜52と、グレイン51間に介在するナノメータオーダのシリコン微結晶63と、シリコン微結晶63の表面に形成され当該シリコン微結晶63の結晶粒径よりも小さな膜厚の酸化膜であるシリコン酸化膜64とから構成されと考えられる。すなわち、強電界ドリフト層6"は、陽極酸化処理を行う

前の多結晶シリコン層に含まれていた各グレインの表面が多孔質化し各グレインの中心部分では結晶状態が維持されているものと考えられる。したがって、強電界ドリフト層6"に印加された電界の大部分はシリコン酸化膜64に集中的にかかり、注入された電子はシリコン酸化膜64にかかっている強電界により加速されグレイン51間を表面に向かって図10中の矢印の向き(図10の上方向)へドリフトするので、電子放出効率を向上させることができる。強電界ドリフト層6'の表面に到達した電子はホットエレクトロンであると考えられ、表面電極7を容易にトンネルし真空中に放出される。ところで、上述の電界放射型電子源10'では、ポッピングノイズが発生せずに高い電子放出効率で安定して電子を放出することができるが、これは動作時に強電界ドリフト層6"に発生した熱がグレイン51を通して外部へ放熱されることで温度上昇が抑制されるからであると考えられる。

【0013】上述の電界放射型電子源10'では、導電性基板としてn形シリコン基板を用いているが、図11に示すように、ガラス基板からなる絶縁性基板11の一表面に導電性層12を形成したものをを用いた電界放射型電子源10'も提案されている。ここに、上述の電界放射型電子源10'と同様の構成要素には同一の符号を付して説明を省略する。

【0014】図11に示す構成の電界放射型電子源10'から電子を放出させるには、表面電極7に対向配置されたコレクタ電極21を設け、表面電極7とコレクタ電極21との間を真空とした状態で、表面電極7が導電性層12に対して高電位側(正極)となるように表面電極7と導電性層12との間に直流電圧 V_{ps} を印加するとともに、コレクタ電極21が表面電極7に対して高電位側となるようにコレクタ電極21と表面電極7との間に直流電圧 V_c を印加する。各直流電圧 V_{ps} 、 V_c を適宜に設定すれば、導電性層12から注入された電子が強電界ドリフト層6"をドリフトし表面電極7を通して放出される(なお、図11中の一点鎖線は表面電極7を通して放出された電子 e^- の流れを示す。)

上述の構成を有する電界放射型電子源10'では、表面電極7と導電性層12との間に流れる電流をダイオード電流 I_{ps} と呼び、コレクタ電極21と表面電極7との間に流れる電流をエミッション電流(放出電子電流) I_e と呼ぶことにすれば(図11参照)、ダイオード電流 I_{ps} に対するエミッション電流 I_e の比率($=I_e/I_{ps}$)が大きいくほど電子放出効率が高くなる。なお、この電界放射型電子源10'では、表面電極7と導電性層12との間に印加する直流電圧 V_{ps} を10~20V程度の低電圧としても電子を放出させることができる。

【0015】しかしながら、陽極酸化処理を利用して強電界ドリフト層6"を形成した電界放射型電子源10'、10"は、陽極酸化処理がウェットプロセスであ

って多孔質化された領域の厚みやシリコン微結晶のサイズや分布が面内で不均一になってしまい、結果的に強電界ドリフト層6"中のシリコン微結晶63のサイズや分布が不均一になってしまうので、電子放出特性(エミッション電流の電流密度、電子放出効率など)に面内分布が生じたり、局所的に欠陥が生じたりして絶縁破壊が起こり寿命が短くなってしまうという不具合や面内均一性の点で大面積化が難しいという不具合があった。

【0016】これに対して、陽極酸化処理を利用せずに製造でき且つ電子放出時にポッピングが起こるのを抑制できる電界放射型電子源として図12に示す構成のものが提案されている(特開2001-68012号公報)。図12に示す構成の電界放射型電子源は、導電性基板であるn形シリコン基板1の一表面側に形成された強電界ドリフト部6'を備えており、強電界ドリフト部6'が、高熱伝導性を有する放熱部6b'と、埋込穴6c'に充填されたナノメータサイズの多数の導電性微粒子および各導電性微粒子を覆う絶縁膜を含むドリフト部6a'とで構成されている。この電界放射型電子源では、強電界ドリフト部6'のうちドリフト部6a'に注入された電子がドリフト部6a'をドリフトし表面電極7を通して放出される。

【0017】ところで、図12に示す構成の電界放射型電子源における強電界ドリフト部6'は、n形シリコン基板1の一表面側にエッチング工程にて埋込穴6c'を形成することで放熱部6b'を形成し、その後、表面が絶縁膜により覆われた導電性微粒子を有機溶剤などの溶媒中に分散させてスピンコートにより埋込穴6c'に充填した後、溶媒を乾燥除去することによりドリフト部6a'を形成している。

【0018】

【発明が解決しようとする課題】しかしながら、上述の図12に示した構成の電界放射型電子源の製造方法では、ドリフト部6a'の膜厚が溶液(表面が絶縁膜により覆われた導電性微粒子を有機溶媒に分散させた溶液)の粘度やスピンコートする際の回転速度などで決まるので、ドリフト部6a'の膜厚を成膜時間などの制御しやすいプロセスパラメータで管理することができず、しかも、溶媒を除去乾燥すると膜厚がやや薄くなるので、その分を考慮して充填する必要があり、ドリフト部6a'の膜厚の制御が難しく、素子毎の特性のばらつきが大きくなって歩留まりが低下し、結果的に低コスト化が難しくなってしまうという不具合があった。

【0019】また、上記溶液をスピンコートした際に表面張力の影響でn形シリコン基板1の中央部に形成されている埋込穴6c'と周辺部に形成されている埋込穴6c'とで上記溶液の充填量に差が生じるので、電子放出量(エミッション電流の電流密度)や電子放出効率が面内でばらついてしまい、ディスプレイなどの電子源として応用した場合に画面内で輝度がばらついてしまうとい

う不具合があった。

【0020】また、導電性微粒子の表面を膜厚が薄く且つ均一な絶縁膜で覆うのが難しく、製造が難しいという不具合があった。

【0021】本発明は上記事由に鑑みて為されたものであり、その目的は、製造が容易であり且つ信頼性が高く低コスト化が可能な電界放射型電子源の製造方法を提供することにある。

【0022】

【課題を解決するための手段】請求項1の発明は、上記10
目的を達成するために、導電性基板と、導電性基板の一表面側に形成された強電界ドリフト部と、強電界ドリフト部に形成された表面電極とを備え、強電界ドリフト部が、導電性基板の厚み方向に沿った凹部が形成され高熱伝導性を有する放熱部と、凹部に充塞されたナノメータオーダの多数の微粒子および各微粒子それぞれの表面を覆う多数の絶縁膜を含むドリフト部とからなり、表面電極を導電性基板に対して正極として直流電圧を印加することにより導電性基板から注入された電子がドリフト部をドリフトし表面電極を通して放出される電界放射型20
電子源の製造方法であって、導電性基板の一表面側に凹部を形成する加工工程と、凹部に多数の微粒子を堆積させる堆積工程と、凹部に堆積された各微粒子それぞれの表面に絶縁膜を形成する絶縁膜形成工程とを備えることを特徴とし、薄膜形成技術を用いてナノメータサイズの多数の微粒子を凹部に堆積させることができるので、陽極酸化処理やスピコートなどの工程を行うことなく凹部に微粒子を充填することができ、ドリフト部の膜厚制御が容易になり、凹部に堆積された各微粒子の表面に絶縁膜を絶縁膜形成工程にて形成するので、従来のように30
あらかじめ微粒子の表面に絶縁膜を形成しておく場合に比べて絶縁膜を比較的容易に形成することができ、製造が容易であり且つ信頼性が高く低コスト化が可能な電界放射型電子源を提供することができる。

【0023】請求項2の発明は、請求項1の発明において、前記微粒子は、ナノクリスタルSi若しくはナノクリスタルSiCからなるので、前記微粒子を形成するための原料として一般的な半導体製造プロセスにおいて広く用いられている材料を採用することができ、低コストを図れる。

【0024】請求項3の発明は、請求項1または請求項2の発明において、前記堆積工程は、プラズマCVD法、ECR-CVD法、クラスタービーム法から選択される方法により前記微粒子を堆積させるので、前記堆積工程における成膜時のパワー、ガス流量、ガス圧力などのプロセスパラメータを制御することで、ナノメータサイズの微粒子を容易に得ることができる。

【0025】請求項4の発明は、請求項1ないし請求項3の発明において、前記ドリフト部の厚さが2 μ mを超えないので、前記ドリフト部へ注入された電子の散乱を50

比較的少なくすることができ、電子放出量が多くなるから、エミッション電流を増加させることができる。

【0026】請求項5の発明は、請求項1ないし請求項4の発明において、前記ドリフト部が第1のサイズの微粒子を含む第1微粒子層と第2のサイズの微粒子を含む第2微粒子層とが交互に積層された構造を有し、前記堆積工程は、第1微粒子層と第2微粒子層とを交互に形成するので、第1微粒子層と第2微粒子層とのうちサイズの大きい微粒子を含む方が等価的に電極の役割を果たし、前記ドリフト部全体に均一に電界がかかるため、電子放出効率が向上する。

【0027】請求項6の発明は、請求項1ないし請求項5の発明において、前記加工工程は、反応性イオンエッチング法、電子ビーム加工法、サンドブラスト加工法、スタンプ法から選択される方法により前記凹部を形成するので、前記凹部をサブ μ mオーダの加工精度で形成することができる。

【0028】請求項7の発明は、請求項1ないし請求項6の発明において、前記導電性基板は、単結晶Si、多結晶Si、アモルファスSi、単結晶SiC、多結晶SiC、アモルファスSiCから選択されるので、前記導電性基板に前記凹部を容易に且つ加工精度良く形成することができる。

【0029】請求項8の発明は、請求項1ないし請求項7の発明において、前記絶縁膜が酸化膜であって、前記絶縁膜形成工程は、電解液中において電気化学的に酸化する工程であるので、絶縁膜を熱酸化により形成する場合に比べて低温で絶縁膜を形成することが可能となり、プロセス温度が低温になって前記導電性基板の材料の制約が少なくなり、大面積化および低コスト化が容易になる。

【0030】請求項9の発明は、導電性基板と、導電性基板の一表面側に形成された強電界ドリフト部と、強電界ドリフト部に形成された表面電極とを備え、強電界ドリフト部が、導電性基板の厚み方向に沿った凹部が形成され高熱伝導性を有する放熱部と、凹部に充塞されたナノメータオーダの多数の微粒子および各微粒子それぞれの表面を覆う酸化膜若しくは窒化膜若しくは酸窒化膜よりなる絶縁膜を含むドリフト部とからなり、表面電極を導電性基板に対して正極として直流電圧を印加することにより導電性基板から注入された電子がドリフト部をドリフトし表面電極を通して放出される電界放射型電子源の製造方法であって、導電性基板の一表面側に凹部を形成する加工工程と、酸化種若しくは窒化種若しくは酸化種と窒化種とを含む雰囲気中で前記微粒子を凹部に堆積させる堆積工程とを備えることを特徴とし、薄膜形成技術を利用して表面が絶縁膜により覆われたナノメータサイズの多数の微粒子を凹部に堆積させることができるので、陽極酸化処理やスピコートなどの工程を行うことなく凹部に表面が絶縁膜で覆われた微粒子を充填する

ことができ、ドリフト部の膜厚制御が容易になり、従来のようにあらかじめ微粒子の表面に絶縁膜を形成しておく場合に比べて絶縁膜を比較的容易に形成することができ、製造が容易であり且つ信頼性が高く低コスト化が可能な電界放射型電子源を提供することができる。しかも、堆積工程の後に酸化工程若しくは窒化工程若しくは酸窒化工程のような絶縁膜形成工程を行う場合に比べて、工程数を削減でき、歩留まり向上につながり低コスト化を図れ、また、強電界ドリフト部内での絶縁膜の膜厚のばらつきを小さくできるとともに、膜質を向上でき、エミ

【0031】請求項10の発明は、請求項1ないし請求項9の発明において、前記強電界ドリフト部は、前記ドリフト部の表面とドリフト部周囲の表面とが同一面上に揃っているので、前記強電界ドリフト部上の前記表面電極の断線を防ぐことができ、信頼性が向上する。

【0032】

【発明の実施の形態】（実施形態1）図4（a）に本実施形態の電界放射型電子源10の概略構成図を、図1に電界放射型電子源10の製造方法を説明するための主要工程断面図を示す。なお、本実施形態では、導電性基板として抵抗率が導体の抵抗率に比較的近い単結晶のn形シリコン基板1（例えば、抵抗率が略0.1Ωcmの（100）基板）を用いている。

【0033】本実施形態の電界放射型電子源10は、図4（a）に示すように、n形シリコン基板1の主表面側（一表面側）に強電界ドリフト部6が形成され、強電界ドリフト部6上に導電性薄膜（例えば、金薄膜）よりなる表面電極7が形成されている。また、n形シリコン基板1の裏面にはオーミック電極2が形成されている。

【0034】この電界放射型電子源10では、表面電極7を真空中に配置するとともに表面電極7に対向してコレクタ電極（図示せず）を配置し、表面電極7をオーミック電極2に対して正極として直流電圧を印加するとともに、コレクタ電極を表面電極7に対して正極として直流電圧を印加することにより、n形シリコン基板1から強電界ドリフト部6へ注入された電子が強電界ドリフト部6をドリフトし表面電極7を通して放出される。ここにおいて、図9に示した従来例同様、表面電極7とオーミック電極2との間に流れる電流をダイオード電流と呼び、コレクタ電極と表面電極7との間に流れる電流をエミ

【0035】本実施形態における強電界ドリフト部6は、導電性基板たるn形シリコン基板1の厚み方向に沿った凹部（埋込穴）6cが形成され高熱伝導性を有する

放熱部6bと、凹部6cに充塞され上記電子がドリフトするドリフト部6aとからなる。ここにおいて、放熱部6bは、n形シリコン基板1の一部により構成されており、n形シリコン基板1の厚み方向に直交する断面が格子状（網目状）に形成されている。要するに、ドリフト部6aは、放熱部6bの網目の中に満たされており、n形シリコン基板1の厚み方向に平行な角柱状に形成されている。なお、放熱部6bはドリフト部6aよりも熱伝導性が高い。

【0036】ところで、ドリフト部6aは、図4（b）に示すように、結晶粒径がナノメートルサイズの多数のシリコン微結晶（ナノクリスタルSi）63と、各シリコン微結晶63それぞれの表面を覆う多数のシリコン酸化膜64とで構成されている。言い換えれば、ドリフト部6aは、表面をシリコン酸化膜64により覆われたシリコン微結晶63の集合からなる。ここにおいて、シリコン酸化膜64の膜厚はシリコン微結晶63の結晶粒径よりも小さく設定されている。本実施形態では、シリコン微結晶63が微粒子を構成し、シリコン酸化膜64が絶縁膜を構成している。なお、本実施形態では、微粒子としてナノクリスタルSi（ナノメートルサイズのシリコン微結晶）を採用しているが、ナノクリスタルSiCを採用してもよい。

【0037】しかして、ドリフト部6aでは、n形シリコン基板1から注入された電子がシリコン微結晶63に衝突せずにシリコン酸化膜64にかかっている電界で加速されてドリフトし、ドリフト部6aで発生した熱が放熱部6bを通して放熱されるので、電子放出時にポッピング現象が発生せず安定して高効率で電子を放出することができる。

【0038】なお、本実施形態では、導電性基板としてn形シリコン基板1を用いているが、導電性基板はn形シリコン基板1に限定されるものではなく、例えば、ガラス基板などの絶縁性基板の一表面上に導電性膜（クロム膜やITO膜）を形成した基板や、金属基板などを用いてもよく、n形シリコン基板1などの半導体基板を用いる場合に比べて電子源の大面积化および低コスト化が可能になる。なお、本実施形態では表面電極7を金薄膜により構成しているが、表面電極7の材料は金に限定されるものではなく、仕事関数の小さな材料であればよい。また、表面電極7は、厚み方向に積層された少なくとも二層の薄膜電極層により構成してもよい。二層の薄膜電極層により構成する場合には、上層の薄膜電極層の材料として例えば金などを採用し、下層の薄膜電極層（強電界ドリフト部6側の薄膜電極層）の材料として例えば、クロム、ニッケル、白金、チタン、イリジウムなどを採用すればよい。

【0039】以下、上述の電界放射型電子源10の製造方法について図1を参照しながら説明する。

【0040】まず、n形シリコン基板1の裏面にオーミ

11

ック電極2を形成することによって、図1(a)に示す構造が得られる。その後、n形シリコン基板1の主表面側に熱酸化法またはプラズマCVD法(以下、PCVD法と略称す)によりシリコン酸化膜からなるマスク材料層9を形成することによって、図1(b)に示す構造が得られる。なお、マスク材料層9としては、シリコン酸化膜の代わりにシリコン窒化膜をPCVD法により形成してもよい。

【0041】次に、マスク材料層9上にフォトレジスト層(図示せず)を塗布形成し、図2に示すようなフォトマスクMを利用し上記フォトレジスト層を格子状のパターンにパターンニングした後、該フォトレジスト層をマスクとして反応性イオンエッチング(RIE)装置などを利用してマスク材料層9の露出部位をエッチングし、さらにその後、上記フォトレジスト層を除去することによって、図1(c)に示す構造が得られる。なお、上記フォトマスクMは、上記フォトレジストの開口の平面形状が微小な略正方形になるように構成されているが、上記フォトレジスト層の開口の平面形状が正方形以外の微小な多角形状、微小な円形状、微小な星形などになるように構成してもよい。

【0042】次に、マスク材料層9をマスクとして反応性イオンエッチング装置などを利用してn形シリコン基板1を所定深さまで異方性エッチングしてn形シリコン基板1の厚み方向に沿った縦穴よりなる凹部6cを形成する加工工程を行うことによって、図1(d)に示す構造が得られる。ここに、図1(d)中の6bはn形シリコン基板1の一部よりなる放熱部を示す。この放熱部6bは、n形シリコン基板1の厚み方向(図1(d)における上下方向)に直交する断面が格子状に形成される。なお、マスク材料層9の表面から凹部6cの底までの深さは、 $2\mu\text{m}$ を超えない範囲で適宜設定すればよい。

【0043】その後、例えばPCVD法によりナノメータサイズの微粒子であるシリコン微結晶を凹部6cに堆積させる堆積工程を行うことによって、図1(e)に示す構造が得られる。ここに、図1(e)中の5aは凹部6cに充塞された多数のシリコン微結晶からなる微結晶層を示す。PCVD法による微結晶層の成膜条件の一例としては、基板温度を 250°C 、 SiH_4 ガスの流量を標準状態で $0.02\text{L}/\text{min}$ (20sccm)、 H_2 ガスの流量を標準状態で $2\text{L}/\text{min}$ (2000sccm)、放電パワー密度を $0.28\text{W}/\text{cm}^2$ とすればよい。なお、微結晶層を形成する堆積工程ではPCVD法に限らず、ECR(Electron Cyclotron Resonance)-CVD法やクラスタービーム法などによりシリコン微結晶を堆積させるようにしてもよい。なお、ECR-CVD法によりシリコン微結晶を堆積させるには、例えば図3のようなECR-CVD装置を用いればよい。図3のECR-CVD装置は、マグネトロン発振器22で発生した 2.45GHz のマイクロ波が導波管23を通して

12

導入されるとともに原料ガスがガス導入口31を通して導入されるプラズマ生成室32と、プラズマ生成室32に 875Gauss の磁場を発生させるためのマグネットコイルMCと、基板支持台34が収納されプラズマ生成室32で生成されたプラズマがプラズマ引出口36を通して引き出される反応室33とを備え、交流電源ACから基板支持台34へマッチングボックス35を介して交流バイアス電圧を印加できるようになっている。成膜条件としては、 SiH_4 ガスの流量を標準状態で $0.001\text{L}/\text{min}$ (1sccm)、 H_2 ガスの流量を標準状態で $0.02\text{L}/\text{min}$ (20sccm)、マグネットコイルMCに流すマグネット電流を 155A 、基板支持台34へ印加する交流バイアスのパワー密度を $0.56\text{W}/\text{cm}^2$ とすればよい。

【0044】上述の堆積工程の後には、微結晶層を構成しているシリコン微結晶の表面に絶縁膜としてのシリコン酸化膜64(図4(b)参照)を形成する絶縁膜形成工程を行うことで複数のドリフト部6aが形成され(つまり、強電界ドリフト部6が形成され)、続いて、ドリフト部6aと放熱部6bとからなる強電界ドリフト部6上へ導電性薄膜(例えば、金薄膜)からなる表面電極7を例えば蒸着法により形成することによって、図1(f)に示す構造が得られる。ここにおいて、ドリフト部6aは、図4(b)のようにナノメータオーダの多数のシリコン微結晶63と各シリコン微結晶63それぞれの表面を覆うシリコン酸化膜64とで構成されていると考えられる。

【0045】なお、本実施形態における絶縁膜形成工程では、急速熱酸化法によってシリコン微結晶63の表面にシリコン酸化膜64を形成しているが、絶縁膜形成工程として電解液中において電気化学的に酸化する工程を採用してシリコン酸化膜64を形成するようにしてもよい。このように電気化学的に酸化する工程を採用すれば、シリコン酸化膜64を急速熱酸化法により形成する場合に比べて低温でシリコン酸化膜64を形成することができ、プロセス温度が低温になって導電性基板の材料の制約が少なくなり、大面積化および低コスト化が容易になる。また、表面電極7となる導電性薄膜(例えば、金薄膜)の形成方法も蒸着法に限定されるものではなく、例えばスパッタ法を用いてもよい。

【0046】上述の製造方法により製造された電界放射型電子源10は、エミッション電流の経時変化が少なく、ポッピングノイズがなく、電子が安定して高い電子放出効率で放出される。また、この電界放射型電子源10は、電子放出特性(エミッション電流、電子放出効率など)の真空度依存性が小さく、低真空度でも良好な電子放出特性が得られたので、従来のような高真空で使用する必要がないから、電界放射型電子源10を利用する装置の低コスト化が図れるとともに取り扱いが容易になる。

【0047】ところで、本実施形態の電界放射型電子源10における強電界ドリフト部6は、マスク材料層9をマスクとした異方性エッチングによって凹部6cを形成した後、凹部6cへシリコン微結晶63を充填して、その後、シリコン微結晶63の表面にシリコン酸化膜64を形成することでドリフト部6aを形成しているため、マスク材料層9のパターンによってドリフト部6aと放熱部6bとのパターン形状を制御することができ、電子放出時にポッピング現象が発生せず安定して高い電子放出効率で電子を放出することが可能な電界放射型電子源10を低コストで実現することができ、また、電気伝導性の制御性および構造的・熱的安定性からみれば、従来のように単結晶シリコン基板の主表面側の全面を多孔質化することにより得られた強電界ドリフト層よりも優れた性質をもつと考えられる。

【0048】本実施形態の電界放射型電子源10では、次のようなモデルで電子放出が起こると考えられる。表面電極7をn形シリコン基板1（オーミック電極2）に対して正極として印加する直流電圧が所定値（臨界値）に達すると、n形シリコン基板1側から強電界ドリフト部6へ熱的励起により電子が注入される。一方、強電界ドリフト部6のドリフト部6aには結晶粒径がナノメートルサイズ（例えば、10nm程度）の微粒子であるシリコン微結晶63が多数存在し、各シリコン微結晶63の表面にはシリコン微結晶63の結晶粒径よりも小さな膜厚の絶縁膜であるシリコン酸化膜64が形成されているため、強電界ドリフト部6に印加された電界はほとんどシリコン酸化膜63の表面に形成されたシリコン酸化膜64にかかるから、注入された電子はシリコン酸化膜64にかかっている強電界により加速されドリフト部6a内を表面電極7へ向かってドリフトする。ここに、シリコン微結晶63の結晶粒径は電子の平均自由行程（シリコン中の電子の平均自由行程は50nm程度といわれている）よりも十分に小さいので、電子はシリコン微結晶63にほとんど衝突することなくドリフト部6aの表面に到達する。要するに、ドリフト部6aに注入された電子は、衝突による散乱を起こすことなく、シリコン微結晶63の表面のシリコン酸化膜64にかかっている電界で加速されて、次のシリコン微結晶63の表面のシリコン酸化膜64に突入するという現象を繰り返してエネルギーが増大していく。したがって、ドリフト部6aの表面に到達した電子はホットエレクトロンであって、ホットエレクトロンは熱平衡状態よりも数kT以上のエネルギーを有するので、表面電極7を容易にトンネルし真空中に放出される。また、本実施形態では、ドリフト部6aの厚さが2μmを超えないようにドリフト部6aの厚さを設定してあるので、ドリフト部6aへ注入された電子の散乱を比較的少なくすることができ、電子放出量が多くなるから、エミッション電流を増加させることができる。

【0049】ところで、本実施形態の電界放射型電子源10では、ポッピング現象が発生せず高効率で安定して電子を放出することができるが、これは、電圧の印加により強電界ドリフト部6のドリフト部6aに発生した熱が放熱部6bを伝導して外部に放出され、温度上昇が抑制されるからであると考えられる。

【0050】以上をまとめると、強電界ドリフト部6は、強電界が存在しうる半絶縁性を備え、また、電子散乱が少なくドリフト長が大きく、さらに、ダイオード電流の熱暴走を抑えるだけの熱伝導性を有するので、高効率で安定して電子を放出することができるのだと考えられる。

【0051】しかして、本実施形態の電界放射型電子源10の製造方法によれば、導電性基板の一表面側に凹部6cを形成する加工工程と、凹部6cに多数の微粒子たるシリコン微結晶63を堆積させる堆積工程と、凹部6cに堆積された各シリコン微結晶63それぞれの表面に絶縁膜たるシリコン酸化膜64を形成する絶縁膜形成工程とを備えるので、薄膜形成技術を用いてナノメートルサイズの多数の微粒子を凹部6cに堆積させることができるから、陽極酸化処理やスピンコートなどの工程を行うことなく凹部6cに微粒子を充填することができ、ドリフト部6aの膜厚制御が容易になり、凹部に堆積された各微粒子の表面に絶縁膜を絶縁膜形成工程にて形成するから、従来のようにあらかじめ微粒子の表面に絶縁膜を形成しておく場合に比べて絶縁膜を比較的容易に形成することができ、製造が容易であり且つ信頼性が高く低コスト化が可能な電界放射型電子源10を提供することができる。また、ドリフト部6aの表面とマスク材料層9の表面とが同一面上に揃っているため、強電界ドリフト部6上の表面電極の断線を防ぐことができ、信頼性が向上する。

【0052】なお、本実施形態では、凹部6cを形成する加工工程において反応性イオンエッチング法を採用しているが、サンドブラスト加工法やスタンプ法などを採用してもよく、いずれの方法でも凹部6cをサブμmオーダーの加工精度で形成することが可能である。また、本実施形態では、導電性基板の材料として単結晶Siを採用しているが、多結晶Si、アモルファスSi、単結晶SiC、多結晶SiC、アモルファスSiCなどを採用してもよく、いずれの場合にも、導電性基板に凹部6cを容易に且つ加工精度良く形成することができる。

【0053】ところで、本実施形態では、上述のように、導電性基板たるn形シリコン基板1の主表面側の部分が放熱部6bを構成しているが、n形シリコン基板1上に単結晶シリコン層あるいはポリシリコン層よりなり高熱伝導性を有する高熱伝導層を形成し、該高熱伝導層に凹部を形成することによって該高熱伝導層からなる放熱部を形成してもよい。

50 【0054】（実施形態2）本実施形態の電界放射型電

15

子源10の基本構成および製造方法は実施形態1と略同じてあって、図5に示すように、ドリフト部6aの構造およびその製造工程が相違するだけである。本実施形態におけるドリフト部6aは、第1のサイズの微粒子たるシリコン微結晶を含む第1微粒子層6a1と第2のサイズの微粒子たるシリコン微結晶を含む第2微粒子層6a2とがn形シリコン基板1の厚み方向において交互に積層された構造を有している。すなわち、第1微粒子層6a1および第2微粒子層6a2は、多数のシリコン微結晶と各シリコン微結晶それぞれの表面を覆う絶縁膜である多数のシリコン酸化膜とで構成され、且つ、第1微粒子層に含まれるシリコン微結晶の結晶粒径と第2微粒子層に含まれるシリコン微結晶の結晶粒径とを異ならせてある。

【0055】このようなドリフト部6aを形成するには、実施形態1で説明した堆積工程において、成膜条件を適宜変更しながら第1微粒子層と第2微粒子層とを交互に形成すればよい。

【0056】しかし、本実施形態の電界放射型電子源10では、第1微粒子層と第2微粒子層とのうちサイズの大きいシリコン微結晶63を含む方が等価的に電極の役割を果たし、ドリフト部6a全体に均一に電界がかかるため、電子放出効率が向上する。

【0057】(実施形態3) 本実施形態の電界放射型電子源10の基本構成は実施形態1と略同じてあって、導電性基板を、図6に示すようにガラスよりなる絶縁性基板11と絶縁性基板11の一表面上に形成された導電性材料よりなる下部電極12とで構成している点が相違する。ここにおいて、下部電極12は、実施形態1におけるn形シリコン基板1とドリフト部6aとの界面近傍に相当する部位に形成されている。したがって、下部電極12は、マトリクス状に配設されている。なお、実施形態1と同様の構成要素には同一の符号を付して適宜説明を省略する。

【0058】本実施形態の電界放射型電子源10は、図6に示すように、一表面上に下部電極12が形成された絶縁性基板11の上記一表面側に強電界ドリフト部6が形成され、強電界ドリフト部6上に導電性薄膜(例えば、金薄膜)よりなる表面電極7が形成されている。

【0059】本実施形態の電界放射型電子源10では、表面電極7を真空中に配置するとともに表面電極7に対向してコレクタ電極(図示せず)を配置し、表面電極7を下部電極12に対して正極として直流電圧を印加するとともに、コレクタ電極を表面電極7に対して正極として直流電圧を印加することにより、下部電極12から強電界ドリフト部6へ注入された電子が強電界ドリフト部6をドリフトし表面電極7を通して放出される。ここにおいて、表面電極7と下部電極12との間に流れる電流をダイオード電流と呼び、コレクタ電極と表面電極7との間に流れる電流をエミッション電流と呼ぶことにす

16

ば、ダイオード電流に対するエミッション電流の比率が大きいほど電子放出効率が高くなる。なお、本実施形態の電界放射型電子源10では、表面電極7と下部電極12との間の直流電圧を10~20V程度の低電圧としても電子を放出させることができる。

【0060】本実施形態における強電界ドリフト部6は、導電性基板の厚み方向に沿った凹部6cが形成され高熱伝導性を有する高熱伝導層(例えば、ポリシリコン層若しくはアモルファスシリコン層)よりなる放熱部6bと、凹部6cに充填されたドリフト部6aとからなる。ここにおいて、放熱部6bは、絶縁性基板11の厚み方向に直交する断面が格子状(網目状)に形成されている。要するに、ドリフト部6aは、放熱部6bの網目の中に満たされており、角柱状に形成されている。なお、放熱部6bはドリフト部6aよりも熱伝導性が高い。

【0061】ところで、ドリフト部6aは、実施形態1と同様の構成であって、図4(b)に示したように、結晶粒径がナノメートルサイズのシリコン微結晶63と、シリコン微結晶63の表面を覆うシリコン酸化膜64とからなる。

【0062】しかし、ドリフト部6aでは、導電性基板の下部電極12から注入された電子が微粒子たるシリコン微結晶63に衝突せずに絶縁膜たるシリコン酸化膜64に印加されている電界で加速されてドリフトし、ドリフト部6aで発生した熱が放熱部6bを通して放熱されるので、電子放出時にポッピング現象が発生せず安定して高い電子放出効率で電子を放出することができる。

【0063】以下、製造方法について図7および図8を参照しながら説明する。

【0064】まず、ガラスからなる絶縁性基板11の一表面上に所定形状にパターニングされた導電性材料よりなる下部電極12を形成することによって、図7(a)に示す構造が得られる。その後、絶縁性基板11の上記一表面側の全面にポリシリコン薄膜よりなる高熱伝導層4を形成することによって、図7(b)に示す構造が得られる。なお、ポリシリコン薄膜の代わりにアモルファスシリコン薄膜を形成してもよい。

【0065】次に、高熱伝導層4上にシリコン酸化膜よりなるマスク材料層9を形成した後、マスク材料層9上にフォトレジスト層(図示せず)を塗布形成し、上述の図2に示すようなフォトマスクMを利用し上記フォトレジスト層を格子状のパターンにパターニングした後、該フォトレジスト層をマスクとして反応性イオンエッチング(RIE)装置などを利用してマスク材料層9の露出部位をエッチングし、さらにその後、上記フォトレジスト層を除去することによって、図7(c)に示す構造が得られる。なお、本実施形態では、上記フォトマスクMは、上記フォトレジスト層の開口が下部電極12上に位置するように構成されている。なお、マスク材料層9と

してシリコン酸化膜の代わりにシリコン窒化膜を形成してもよい。

【0066】次に、マスク材料層9をマスクとして反応性イオンエッチング装置などを利用して高熱伝導層4を下部電極12の表面に達する深さまで異方性エッチングして絶縁性基板11の厚み方向に沿った縦穴よりなる凹部6cを形成する加工工程を行うことによって、高熱伝導層4からなる放熱部6bが形成され、図7(d)に示す構造が得られる。ここに、この放熱部6bは、絶縁性基板11の厚み方向に直交する断面が格子状に形成され

る。

【0067】その後、例えばPCVD法によりナノメートルサイズの微粒子であるシリコン微結晶を凹部6cに堆積させる堆積工程を行うことによって、図8(a)に示す構造が得られる。ここに、図8(a)中の5aは凹部6cに充満された多数のシリコン微結晶からなる微結晶層を示す。PCVD法による微結晶層の成膜条件は実施形態1と同様である。また、微結晶層を形成する堆積工程ではPCVD法に限らず、ECR-CVD法やクラスタービーム法などによりシリコン微結晶を堆積させるよう

にしてもよい。

【0068】上述の堆積工程の後には、微結晶層を構成しているシリコン微結晶の表面に絶縁膜としてのシリコン酸化膜64(図4(b)参照)を形成する絶縁膜形成工程を行うことで複数のドリフト部6aが形成され(つまり、強電界ドリフト部6が形成され)、続いて、ドリフト部6aと放熱部6bとからなる強電界ドリフト部6上へ導電性薄膜(例えば、金薄膜)からなる表面電極7を例えば蒸着法により形成することによって、図8

(b)に示す構造が得られる。ここにおいて、ドリフト部6aは、ナノメートルオーダの多数のシリコン微結晶63と各シリコン微結晶63それぞれの表面を覆うシリコン酸化膜64とで構成されている。

【0069】なお、本実施形態における絶縁膜形成工程では、電解液中において電気化学的に酸化する工程を採用してシリコン微結晶63の表面にシリコン酸化膜64を形成している。また、表面電極7の膜厚は15nmとしたが、この膜厚は特に限定するものではなく、表面電極7となる導電性薄膜(例えば、金薄膜)の形成方法も蒸着法に限定されるものではなく、例えばスパッタ法を用いてもよい。

【0070】上述の製造方法により製造された電界放射型電子源10は、エミッション電流の経時変化が少なく、ポッピングノイズがなく、電子が安定して高い電子放出効率で放出される。また、この電界放射型電子源10は、電子放出特性(エミッション電流、電子放出効率など)の真真空度依存性が小さく、低真真空度でも良好な電子放出特性が得られたので、従来のような高真真空で使用する必要がないから、電界放射型電子源10を利用する装置の低コスト化が図れるとともに取り扱いが容易にな

る。

【0071】ところで、上記各実施形態では、ドリフト部6aにおける絶縁膜をシリコン酸化膜64により構成しているが、シリコン酸化膜64の代わりにシリコン窒化膜やシリコン酸窒化膜を採用してもよく、シリコン窒化膜を採用する場合にはシリコン微結晶63の表面にシリコン酸化膜64を形成する工程の代わりに例えば急速熱窒化によりシリコン窒化膜を形成する工程を採用すればよく、シリコン酸窒化膜を採用する場合にはシリコン微結晶63の表面にシリコン酸化膜64を形成する工程の代わりに例えば急速熱酸窒化によりシリコン酸窒化膜を形成する工程を採用すればよい。

【0072】また、上記各実施形態では、導電性基板の一表面側に凹部6cを形成する加工工程の後に、凹部6cに微粒子を堆積させる堆積工程と、微粒子の表面に絶縁膜を形成する絶縁膜形成工程とを分けて行っているが、酸化種若しくは窒化種若しくは酸化種と窒化種とを含む雰囲気中で微粒子を凹部6cに堆積させる堆積工程を採用してもよい。このような堆積工程を採用すれば、薄膜形成技術を利用して表面が絶縁膜により覆われたナノメートルサイズの多数の微粒子を凹部6cに堆積させることができるので、陽極酸化処理やスピンコートなどの工程を行うことなく凹部6cに表面が絶縁膜で覆われた微粒子を充填することができ、ドリフト部6aの膜厚制御が容易になり、従来のようにあらかじめ微粒子の表面に絶縁膜を形成しておく場合に比べて絶縁膜を比較的容易に形成することができ、製造が容易であり且つ信頼性が高く低コスト化が可能な電界放射型電子源10を提供することができる。しかも、堆積工程の後に酸化工程若しくは窒化工程若しくは酸窒化工程のような絶縁膜形成工程を行う場合に比べて工程数を削減でき、歩留まり向上につながり低コスト化を図れ、また、強電界ドリフト部6内での絶縁膜の膜厚のばらつきを小さくできるとともに、膜質を向上でき、エミッション特性の面内ばらつきを少なくできる。また、凹部6cの断面形状は正方形に限らず、線状に形成してもよい。

【0073】

【発明の効果】請求項1の発明は、導電性基板と、導電性基板の一表面側に形成された強電界ドリフト部と、強電界ドリフト部上に形成された表面電極とを備え、強電界ドリフト部が、導電性基板の厚み方向に沿った凹部が形成され高熱伝導性を有する放熱部と、凹部に充満されたナノメートルオーダの多数の微粒子および各微粒子それぞれの表面を覆う多数の絶縁膜を含むドリフト部とからなり、表面電極を導電性基板に対して正極として直流電圧を印加することにより導電性基板から注入された電子がドリフト部をドリフトし表面電極を通して放出される電界放射型電子源の製造方法であって、導電性基板の一表面側に凹部を形成する加工工程と、凹部に多数の微粒子を堆積させる堆積工程と、凹部に堆積された各微粒子

それぞれの表面に絶縁膜を形成する絶縁膜形成工程とを備えるので、薄膜形成技術を用いてナノメータサイズの多数の微粒子を凹部に堆積させることができるから、陽極酸化処理やスピコートなどの工程を行うことなく凹部に微粒子を充填することができ、ドリフト部の膜厚制御が容易になり、凹部に堆積された各微粒子の表面に絶縁膜を絶縁膜形成工程にて形成するから、従来のようにあらかじめ微粒子の表面に絶縁膜を形成しておく場合に比べて絶縁膜を比較的容易に形成することができ、製造が容易であり且つ信頼性が高く低コスト化が可能な電界放射型電子源を提供することができるという効果がある。

【0074】請求項2の発明は、請求項1の発明において、前記微粒子は、ナノクリスタルSi若しくはナノクリスタルSiCからなるので、前記微粒子を形成するための原料として一般的な半導体製造プロセスにおいて広く用いられている材料を採用することができ、低コストを図れるという効果がある。

【0075】請求項3の発明は、請求項1または請求項2の発明において、前記堆積工程は、プラズマCVD法、ECR-CVD法、クラスタービーム法から選択される方法により前記微粒子を堆積させるので、前記堆積工程における成膜時のパワー、ガス流量、ガス圧力などのプロセスパラメータを制御することで、ナノメータサイズの微粒子を容易に得ることができるという効果がある。

【0076】請求項4の発明は、請求項1ないし請求項3の発明において、前記ドリフト部の厚さが2 μ mを超えないので、前記ドリフト部へ注入された電子の散乱を比較的少なくすることができ、電子放出量が多くなるから、エミッション電流を増加させることができるという効果がある。

【0077】請求項5の発明は、請求項1ないし請求項4の発明において、前記ドリフト部が第1のサイズの微粒子を含む第1微粒子層と第2のサイズの微粒子を含む第2微粒子層とが交互に積層された構造を有し、前記堆積工程は、第1微粒子層と第2微粒子層とを交互に形成するので、第1微粒子層と第2微粒子層とのうちサイズの大きい微粒子を含む方が等価的に電極の役割を果たし、前記ドリフト部全体に均一に電界がかかるため、電子放出効率が向上するという効果がある。

【0078】請求項6の発明は、請求項1ないし請求項5の発明において、前記加工工程は、反応性イオンエッチング法、電子ビーム加工法、サンドブラスト加工法、スタンプ法から選択される方法により前記凹部を形成するので、前記凹部をサブ μ mオーダの加工精度で形成することができるという効果がある。

【0079】請求項7の発明は、請求項1ないし請求項6の発明において、前記導電性基板は、単結晶Si、多結晶Si、アモルファスSi、単結晶SiC、多結晶S

iC、アモルファスSiCから選択されるので、前記導電性基板に前記凹部を容易に且つ加工精度良く形成することができるという効果がある。

【0080】請求項8の発明は、請求項1ないし請求項7の発明において、前記絶縁膜が酸化膜であって、前記絶縁膜形成工程は、電解液中において電気化学的に酸化する工程であるので、絶縁膜を熱酸化により形成する場合に比べて低温で絶縁膜を形成することが可能となり、プロセス温度が低温になって前記導電性基板の材料の制約が少なくなり、大面積化および低コスト化が容易になるという効果がある。

【0081】請求項9の発明は、導電性基板と、導電性基板の一表面側に形成された強電界ドリフト部と、強電界ドリフト部上に形成された表面電極とを備え、強電界ドリフト部が、導電性基板の厚み方向に沿った凹部が形成され高熱伝導性を有する放熱部と、凹部に充塞されたナノメータオーダの多数の微粒子および各微粒子それぞれの表面を覆う酸化膜若しくは窒化膜若しくは酸窒化膜よりなる絶縁膜を含むドリフト部とからなり、表面電極を導電性基板に対して正極として直流電圧を印加することにより導電性基板から注入された電子がドリフト部をドリフトし表面電極を通して放出される電界放射型電子源の製造方法であって、導電性基板の一表面側に凹部を形成する加工工程と、酸化種若しくは窒化種若しくは酸化種と窒化種とを含む雰囲気中で前記微粒子を凹部に堆積させる堆積工程とを備えるので、薄膜形成技術を利用して表面が絶縁膜により覆われたナノメータサイズの多数の微粒子を凹部に堆積させることができるから、陽極酸化処理やスピコートなどの工程を行うことなく凹部に表面が絶縁膜で覆われた微粒子を充填することができ、ドリフト部の膜厚制御が容易になり、従来のようにあらかじめ微粒子の表面に絶縁膜を形成しておく場合に比べて絶縁膜を比較的容易に形成することができ、製造が容易であり且つ信頼性が高く低コスト化が可能な電界放射型電子源を提供することができるという効果がある。しかも、堆積工程の後に酸化工程若しくは窒化工程若しくは酸窒化工程のような絶縁膜形成工程を行う場合に比べて工程数を削減でき、歩留まり向上につながり低コスト化を図れ、また、強電界ドリフト部内での絶縁膜の膜厚のばらつきを小さくできるとともに、膜質を向上でき、エミッション特性の面内ばらつきを少なくできるという効果がある。

【0082】請求項10の発明は、請求項1ないし請求項9の発明において、前記強電界ドリフト部は、前記ドリフト部の表面とドリフト部周囲の表面とが同一面上に揃っているので、前記強電界ドリフト部上の前記表面電極の断線を防ぐことができ、信頼性が向上するという効果がある。

【図面の簡単な説明】

【図1】実施形態1における電界放射型電子源の製造方

法を説明するための主要工程断面図である。

【図2】同上の電界放射型電子源の製造方法を説明するためのフォトマスクの平面図である。

【図3】同上の電界放射型電子源の製造方法を説明するための製造装置の概略説明図である。

【図4】同上の電界放射型電子源を示し、(a)は概略断面図、(b)は要部説明図である。

【図5】実施形態2における電界放射型電子源の概略断面図である。

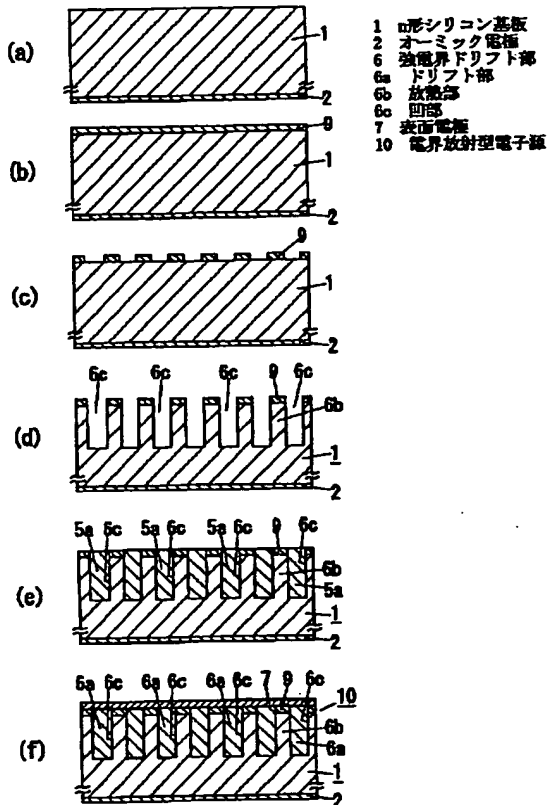
【図6】実施形態3における電界放射型電子源の概略断面図である。

【図7】同上の電界放射型電子源の製造方法を説明するための主要工程断面図である。

【図8】同上の電界放射型電子源の製造方法を説明するための主要工程断面図である。

【図9】従来例を示す電界放射型電子源の動作説明図で

【図1】



ある。

【図10】同上の電界放射型電子源の動作説明図である。

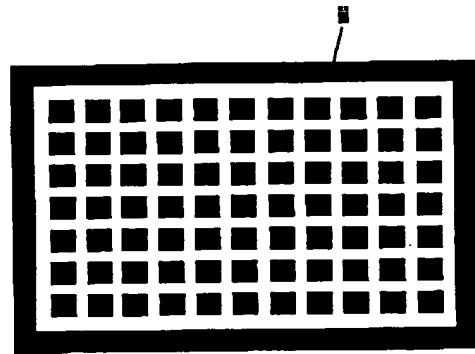
【図11】他の従来例を示す電界放射型電子源の動作説明図である。

【図12】別の従来例を示す電界放射型電子源の概略断面図である。

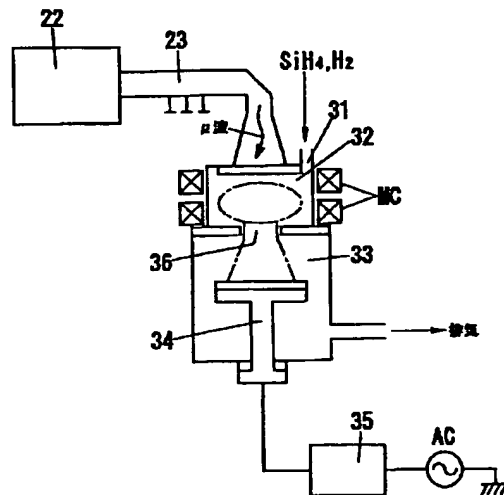
【符号の説明】

- 1 n形シリコン基板
- 2 オーミック電極
- 6 強電界ドリフト部
- 6a ドリフト部
- 6b 加熱部
- 6c 凹部
- 7 表面電極
- 10 電界放射型電子源

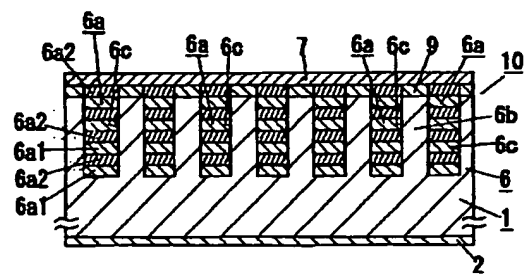
【図2】



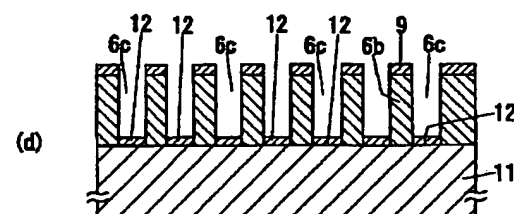
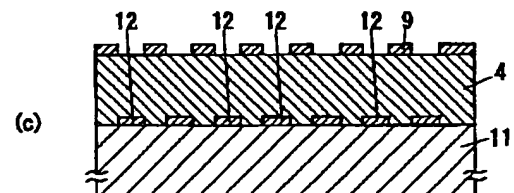
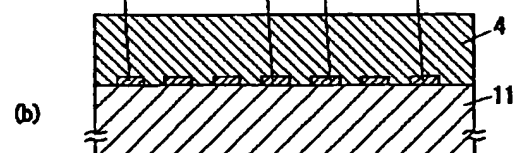
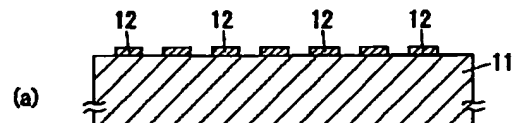
【図3】



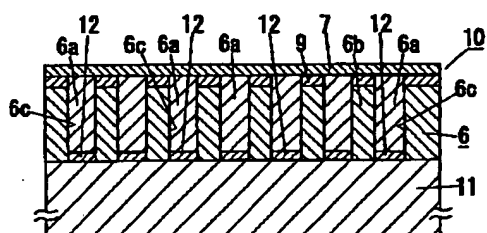
【图5】



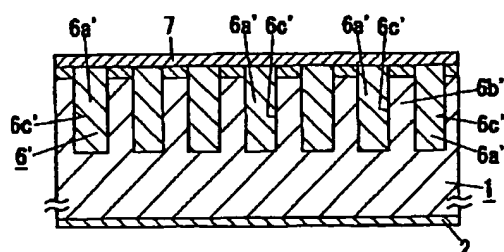
【図7】



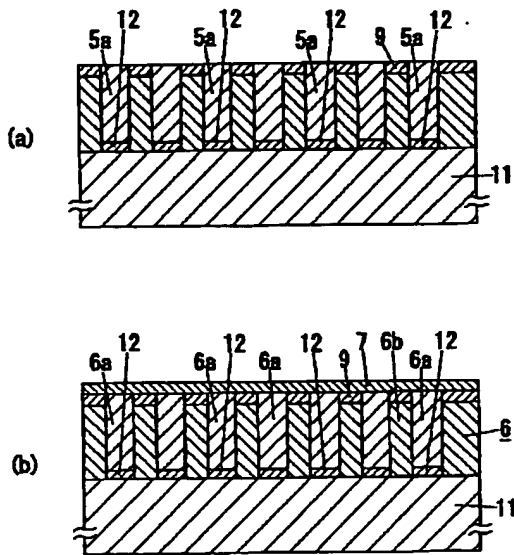
【図6】



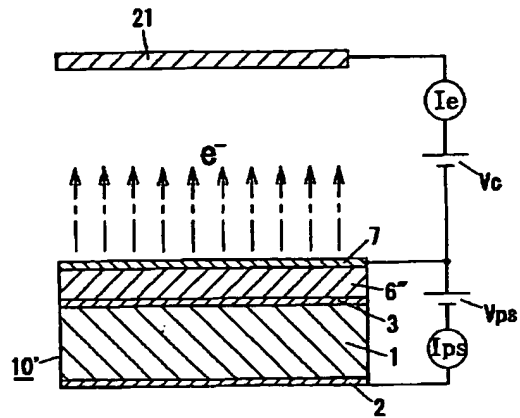
【図12】



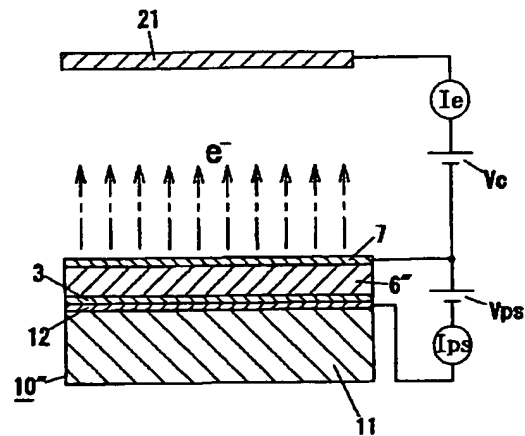
【図8】



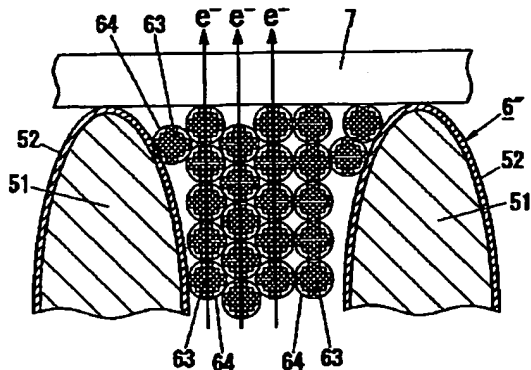
【図9】



【図11】



【図10】



6 強電界ドリフト層
7 表面電極
61 グレーン
52 シリコン酸化膜
63 シリコン微結晶
64 シリコン酸化膜

フロントページの続き

(72)発明者 相澤 浩一

大阪府門真市大字門真1048番地松下電工株
式会社内

(72)発明者 本多 由明

大阪府門真市大字門真1048番地松下電工株
式会社内

(72)発明者 渡部 祥文

大阪府門真市大字門真1048番地松下電工株
式会社内

(72)発明者 櫛原 勉

大阪府門真市大字門真1048番地松下電工株
式会社内

(72)発明者 馬場 徹
大阪府門真市大字門真1048番地松下電工株
式会社内

This Page is inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLORED OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images
problems checked, please do not report the
problems to the IFW Image Problem Mailbox**